

4. Аналого-цифровые преобразователи (АЦП)

АЦП (рис. 4.1) предназначены для преобразования аналогового сигнала в цифровой. Они характеризуются: *точностью, скоростью, сложностью* аппаратной реализации и т.д. Поэтому *выбор АЦП требует определенных знаний*. Схемы АЦП могут реализовываться на основе *последовательной, параллельной* либо *последовательно-параллельной* процедур, они могут *содержать или не содержать ЦАП*.

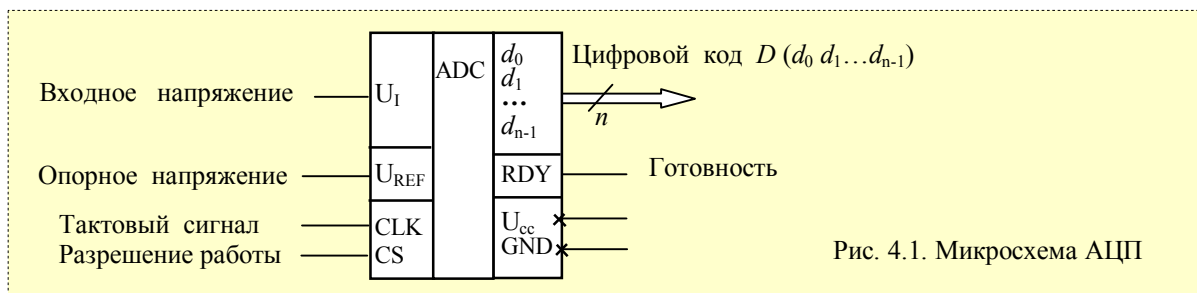


Рис. 4.1. Микросхема АЦП

4.1. Параллельные АЦП

У *параллельных АЦП* все разряды выходного кода вычисляются одновременно/параллельно, поэтому они самые быстродействующие. Рассмотрим схему 3-разрядного АЦП (рис. 4.2), она содержит: *источник опорного напряжения (ИОН) Uоп, высокоточный резистивный делитель напряжения, компараторы (K)* (на каждый дискретный уровень $U_{вх}$), логическую схему (*шифратор*) и *выходной регистр (РГ)*.

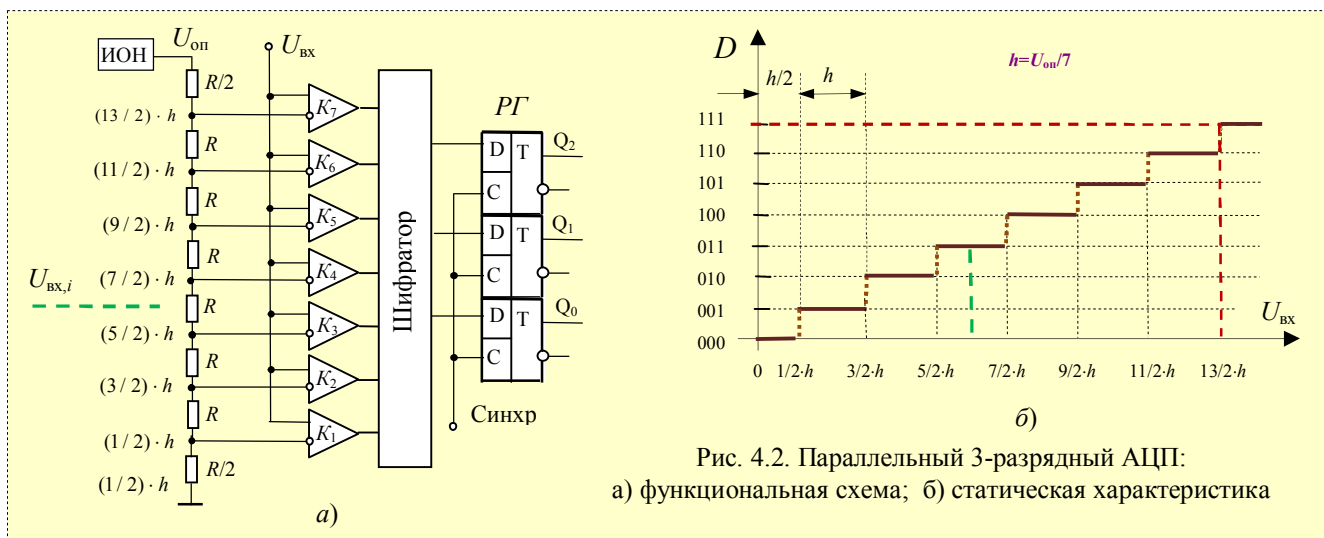


Рис. 4.2. Параллельный 3-разрядный АЦП:

а) функциональная схема; б) статическая характеристика

Здесь используется 7 компараторов и 7 соответствующих значений $U_{оп}$, образуемых с помощью делителя. Каждый из компараторов сравнивает $U_{вх}$ с индивидуальным значением $U_{оп}$. Значения $U_{оп}$ начинаются со значения, равного *половине* МЗР, и увеличиваются при переходе к каждому следующему компаратору с шагом, равным $U_{оп}/(2^3-1)$. В результате для 3-х разрядного АЦП требуется $2^3-1=7$ компараторов.

$U_{вх}$	Состояние компараторов							Выходы		
$U_{вх}/h$	K_7	K_6	K_5	K_4	K_3	K_2	K_1	Q_2	Q_1	Q_0
0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	1	0	0	1
2	0	0	0	0	0	1	1	0	1	0
3	0	0	0	0	1	1	1	0	1	1
4	0	0	0	1	1	1	1	1	0	0
5	0	0	1	1	1	1	1	1	0	1
6	0	1	1	1	1	1	1	1	1	0
7	1	1	1	1	1	1	1	1	1	1

Например, если $U_{вх,i}$ не выходит за пределы диапазона от $5/2 \cdot h$, до $7/2 \cdot h$, где $h=U_{оп}/7$ - квант входного напряжения, то компараторы с 1-го по 3-й устанавливаются в состояние 1, а с 4-го по 7-й - в состояние 0.

В общем случае все компараторы, соответствующие уровням, расположенным ниже уровня $U_{вх,i}$ выдадут на своём выходе сигнал логической единицы, а остальные - нули. *Шифратор* выдаёт соответствующий цифровой код (*табл.* 4.1). В данном случае – это код 011.

Недостаток таких АЦП - высокая сложность. Действительно, n -разрядный параллельный АЦП содержит $2^n - 1$ компараторов и 2^n резисторов (например, при $n=10$, требуется 1023 компаратора и 1024 резистора). Точность резисторов и компараторов должна быть лучше половины величины МЗР. Отсюда - высокая стоимость и значительная потребляемая мощность. Поэтому параллельные АЦП имеют невысокую разрядность (6 - 10), а в некоторых АЦП применяется параллельно-последовательный принцип, что несколько снижает быстродействие подобного АЦП по сравнению с обычным параллельным АЦП, но зато позволяет получить большее число разрядов, не увеличивая количество компараторов (до $2^n - 1$).

4.2. Последовательные АЦП

Схема выборки-хранения (СВХ). Некоторые типы АЦП будут давать ошибки, если $U_{вх}$ не зафиксировано во время преобразования. Поэтому между выходом источника аналогового сигнала и входом АЦП включают СВХ, работа которой (*рис.* 4.3) основана на принципе фиксации мгновенного значения $U_{вх}(t)$ на время, необходимое для последующего преобразования в АЦП.

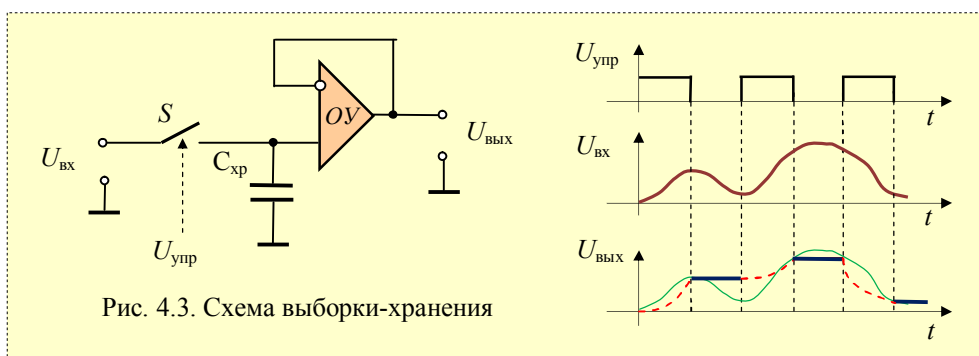


Рис. 4.3. Схема выборки-хранения

Основными элементами СВХ являются *конденсатор*, подключаемый на время выборки к источнику сигнала, и *ключ*. Когда ключ S замкнут $U_{вых} = U_{вх}$. При размыкании ключа $U_{вых}$ сохраняет значение, последнее перед размыканием. Повторитель на операционном усилителе (ОУ) препятствует разряду конденсатора на нагрузку схемы (входное сопротивление повторителя высокое).

Вследствие конечного быстродействия элементов управления СВХ момент поступления команды фиксации и момент действительного размыкания ключа S несколько отстоят друг от друга. Интервал времени от момента поступления команды фиксации до действительного момента начала фиксации называется *апертурной задержкой СВХ*. Оно определяется временем срабатывания переключающей схемы СВХ.

Конечное время преобразования АЦП приводит к требованию ограничения скорости изменения входного сигнала. Именно для того, чтобы уменьшить *апертурную погрешность* и, таким образом, ослабить ограничение на скорость изменения входного сигнала АЦП, на его входе устанавливается СВХ.

Основные параметры СВХ: время выборки, апертурное время и максимальное время хранения.

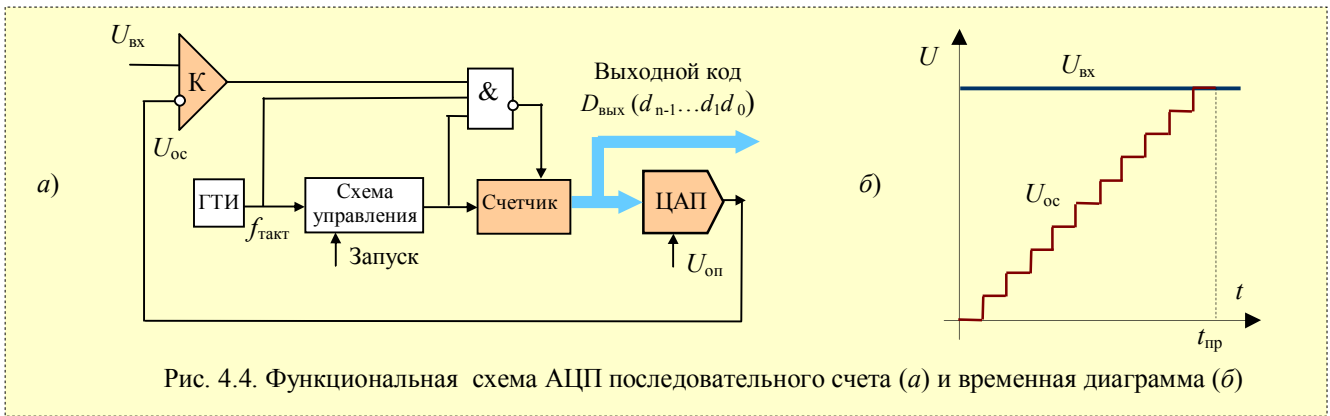
Время выборки – от момента подачи сигнала на выборку до установления выходного сигнала.

Апертурное время – интервал времени с момента подачи сигнала на хранение до момента завершения АЦ-преобразования (размыкания ключа). В течение апертурного времени амплитуда запоминаемого напряжения не определена, поэтому в зависимости от требуемой точности запоминания и максимальной частоты переключаемого сигнала на апертурное время накладываются ограничения.

Максимальное время хранения – определяется скоростью разрушения информации, т.е. изменением выходного напряжения вследствие разряда запоминающей емкости.

4.3. АЦП последовательного счета

Основные элементы АЦП этого типа (*рис.* 4.4): *компаратор* (К), *счетчик* и *ЦАП*. На один вход компаратора поступает $U_{вх}$, а на другой - сигнал обратной связи с ЦАП ($U_{ос}$). Работа АЦП начинается с подачи импульса запуска. Он включает счетчик, суммирующий число импульсов, поступающих от генератора тактовых импульсов (ГТИ). Выходной код счетчика подается на ЦАП, осуществляющий его преобразование в напряжение $U_{ос}$. Процесс преобразования продолжается до тех пор, пока $U_{ос}$ не сравняется с $U_{вх}$ и прекратится компаратор, который своим выходным сигналом прекратит поступление тактовых импульсов на счетчик. Переключение выхода компаратора из 1 в 0 означает завершение процесса преобразования.



Выходной код, пропорциональный $U_{вх}$, в момент окончания преобразования считывается с выхода n -разрядного счетчика. Время преобразования такого АЦП $t_{пр}$ является *переменным* и определяется величиной $U_{вх}$, его максимальное значение соответствует максимальному $U_{вх}$ и для n -разрядного счетчика и частоты тактовых импульсов $f_{такт}$ равно

$$t_{пр.макс} = \frac{2^n - 1}{f_{такт}} \quad (4.1).$$

Например, при $n=10$ и $f_{такт}=1$ МГц $t_{пр.макс}=1023$ мкс, что обеспечивает максимальную частоту выборок порядка 1 кГц.

Таким образом, *особенностью* АЦП *последовательного счета* является небольшая частота дискретизации, достигающая нескольких кГц. Достоинством таких АЦП является сравнительная простота, определяемая последовательным характером выполнения процесса преобразования.

4.4. АЦП последовательного приближения (с поразрядным уравниванием)

Это наиболее распространенный вариант последовательных АЦП. Его основные компоненты: *компаратор* (К), *ЦАП* и *регистр последовательного приближения* (РПП). В основе работы подобных АЦП лежит принцип *дихотомии* - последовательное сравнение $U_{вх}$ с $1/2, 1/4, 1/8$ и т.д. *от ее возможного максимального значения*. Это позволяет для n -разрядного АЦП выполнить весь процесс преобразования за n последовательных шагов вместо 2^n-1 при использовании АЦП *последовательного счета* и получить существенный выигрыш в быстродействии. Так, уже при $n=10$ этот выигрыш достигает 100 раз и позволяет получить с помощью таких АЦП до $10^5 \dots 10^6$ преобразований в секунду. В то же время статическая погрешность такого АЦП, определяемая в основном используемым в нем ЦАП, может быть очень малой, что позволяет реализовать разрешающую способность до 18 разрядов при частоте выборок до 200 кГц (например, DSP101 фирмы Burr-Brown).

Рассмотрим работу подобного АЦП (рис. 4.5, $n=4$):

- После подачи команды "Пуск" формируется первый тактовый импульс, которым в старший разряд РПП ($d3$) записывается 1 (остальные разряды нулевые). Это соответствует подаче на вход ЦАПа двоичного кода (1000), а на выходе ЦАП напряжение $U_{ос}$ будет равно *половине диапазона $U_{вх}$ (половине его шкалы)*, а именно $U_{ос}=2^3 \cdot h$, где h - квант выходного напряжения ЦАП, соответствующий единице МЗР.

- Это напряжение сравнивается с $U_{вх}$ на компараторе. Если $U_{вх}$ больше, чем эта величина ($U_{ос}$), то на выходе компаратора устанавливается 1, а единица в старшем разряде РПП сохраняется.

- Если $U_{вх}$ меньше, чем $U_{ос}$, то на выходе компаратора устанавливается 0, а старший разряд $d3$ переключается обратно в состояние 0.

- Затем (вторым тактовым импульсом) единица записывается в разряд $d2$ и процесс повторяется.

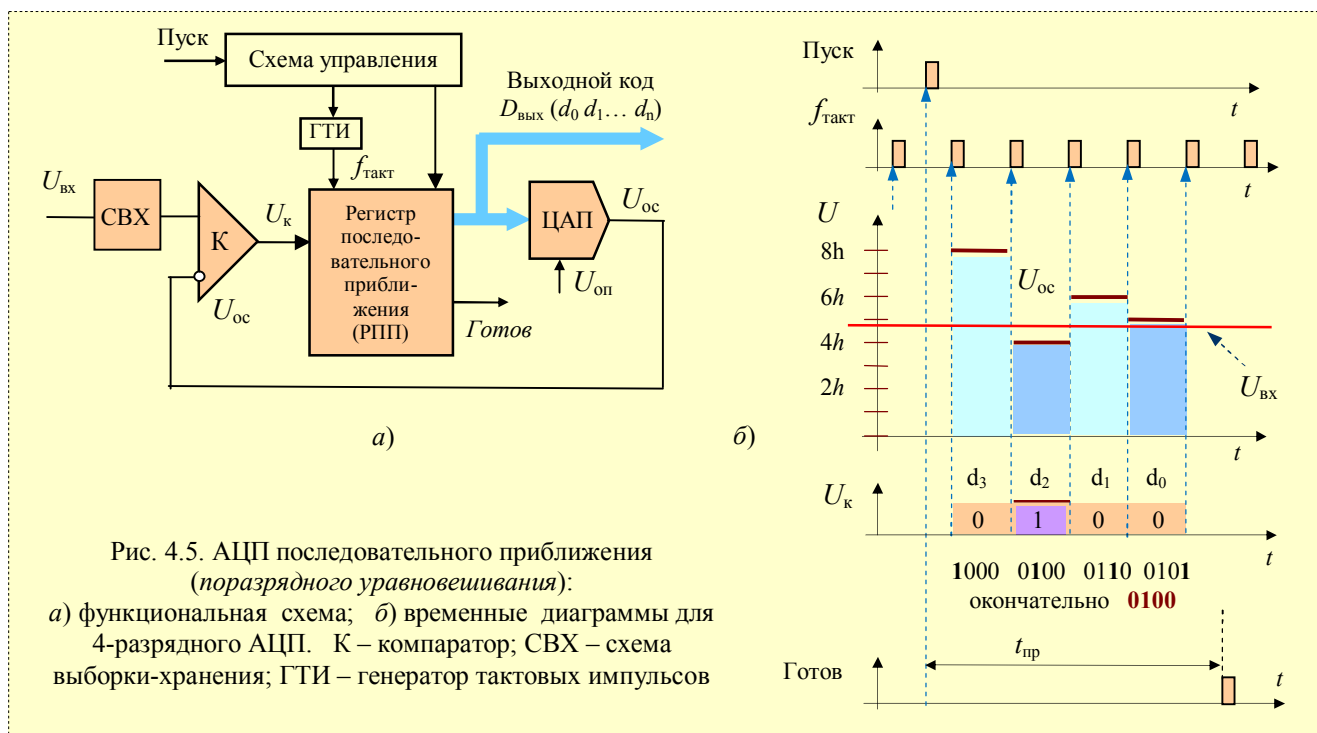
- В целом процесс повторяется до установления младшего разряда $d0$, т.е. *количество необходимых тактовых импульсов равно числу разрядов преобразователя*.

В конце цикла преобразования схема управления вырабатывает импульс готовности (*Готов*) и полученный результат может быть использован: а) считыванием двоичного числа из РПП в виде параллельного кода; б) в виде последовательного кода (старшими разрядами вперед) с выхода компаратора.

Быстродействие таких АЦП определяется *суммой времени установления ЦАП* (до установившегося значения с погрешностью, не превышающей 0,5 МЗР), *времени переключения компаратора* и *задержки распространения сигнала* в РПП.

Данный класс АЦП занимает промежуточное положение по быстродействию, стоимости и разрешающей способности между последовательно-параллельными и интегрирующими АЦП.

Т.о., когда необходимо разрешение 12, 14 или 16 разрядов и не требуется высокая скорость преобразования, а определяющими факторами являются невысокая цена и низкое энергопотребление, то обычно применяют АЦП последовательного приближения. В настоящее время такие АЦП позволяют измерять напряжение с точностью до 16 разрядов с частотой дискретизации от 100 тысяч до 1 миллиона отсчетов/сек.



Следящие АЦП - во многом похожи на АЦП последовательного приближения, но в них вместо РПП используется реверсивный счётчик. С приходом каждого тактового импульса состояние счётчика изменяется в ту или другую сторону в зависимости от сигнала на выходе компаратора, и, таким образом, выход АЦП *отслеживает* состояние сигнала на входе, что и дало название "следящий" этому типу АЦП. Очевидно, цифровые значения на выходе АЦП будут отслеживать входной сигнал при его изменении со скоростью не более единицы МЗР за один тактовый импульс, и если это условие соблюдается, то сигнал на входе будет отслеживаться с задержкой, меньшей одного тактового интервала.

4.5. Интегрирующие АЦП

В группу *интегрирующих АЦП* включают *однотактные, многотактные, сигма-дельта АЦП* и *преобразователи напряжение-частота*. Причем по ряду признаков однотактные, многотактные и сигма-дельта АЦП относят к *последовательно-параллельным АЦП*.

Однотактный интегрирующий АЦП (АЦП с пилообразным напряжением) - использует линейно нарастающее пилообразное напряжение для преобразования $U_{вх}$ во временной интервал. Этот временной интервал затем используется для выделения с помощью компаратора требуемой части выходных импульсов тактового генератора с помощью счетчика.

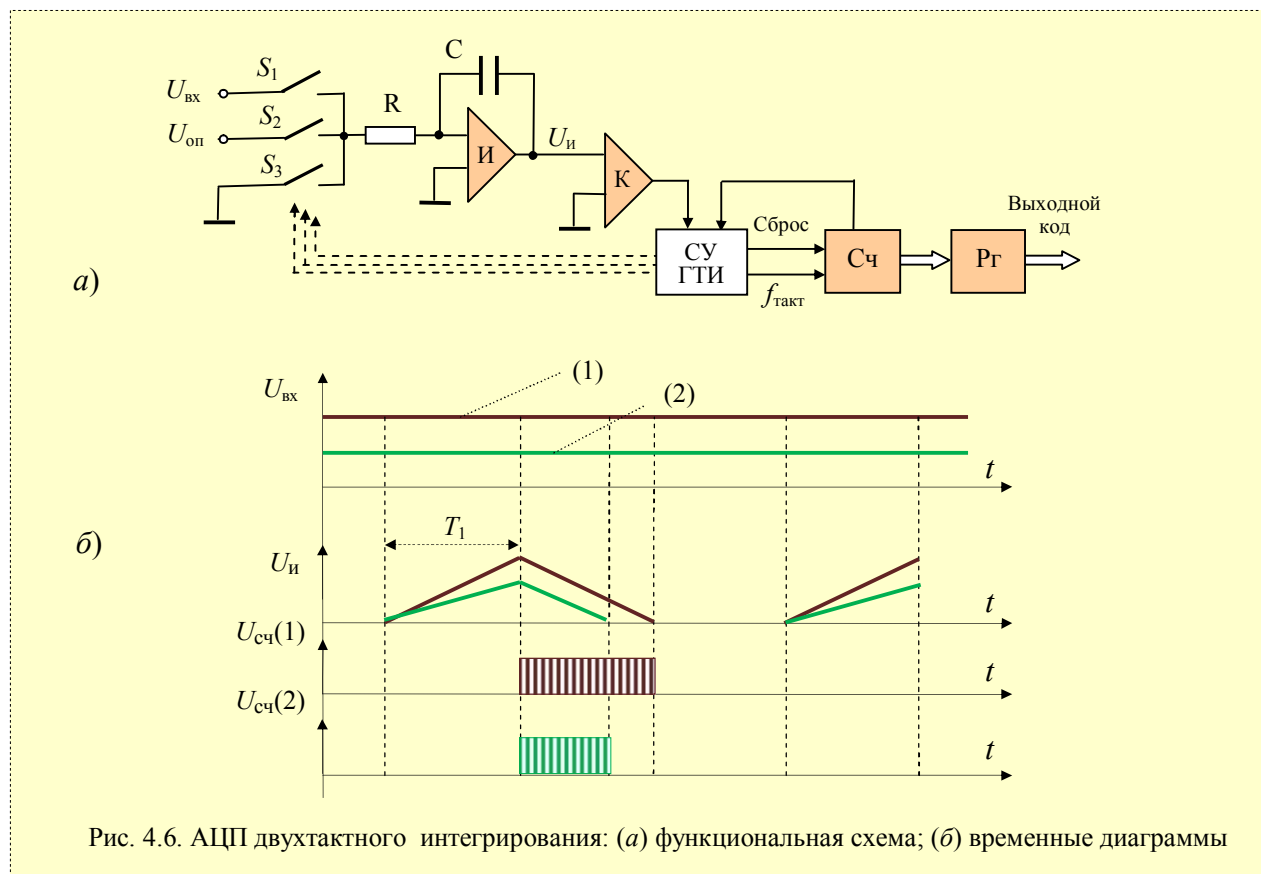
АЦП многотактного интегрирования. Существенно большую точность преобразования позволяют получить АЦП с двух-(и более)-тактным интегрированием, у которых выходной цифровой код определяется интегральным или средним значением аналогового сигнала в течение некоторого интервала времени.

На *рис. 4.6* приведена схема АЦП двухтактного интегрирования, содержащая: *аналоговый коммутатор*, состоящий из ключей S_1, S_2, S_3 , *интегратор* И, *компаратор* К, *счетчик* Сч, *выходной регистр* Рг, *схема управления* (СУ) и *генератор тактовых импульсов* (ГТИ).

Преобразование проходит две стадии: стадию *интегрирования* и стадию *счета*.

В начале *стадии интегрирования* ключ S_1 замкнут (ключи S_2 и S_3 разомкнуты) и через него $U_{вх}$ подается на интегратор И, который в течение фиксированного интервала времени T_1 интегрирует $U_{вх}$. В качестве таймера для этих целей используется счетчик Сч. По истечении этого времени уровень выходного сигнала интегратора пропорционален значению $U_{вх}$. После окончания стадии интегрирования ключ S_1 размыкается, а ключ S_2 замыкается и на вход интегратора поступает $U_{оп}$, которое противоположно по знаку входному напряжению.

На *стадии счета* $U_{\text{и}}$ линейно уменьшается по абсолютной величине - конденсатор интегратора разряжается от напряжения, накопленного на первой стадии преобразования с постоянной скоростью, пропорциональной значению $U_{\text{оп}}$. Длительность этого этапа пропорциональна $U_{\text{вх}}$. В течение всего 2-го этапа на Сч поступают высокочастотные импульсы с калиброванной частотой (от ГТИ). Т.о., по истечению 2-го этапа цифровые показания Сч пропорциональны $U_{\text{вх}}$.



Стадия счета заканчивается, когда выходное напряжение интегратора переходит через нуль. При этом компаратор K переключается и счет останавливается.

С помощью этого метода можно добиться хорошей точности, не требуя высокой точности и стабильности компонентов АЦП. В частности, стабильность емкости интегратора может быть невысокой, поскольку циклы заряда/разряда происходят со скоростью, обратно пропорциональной емкости.

Для повышения точности используется *еще один этап* преобразования, когда на вход интегратора через ключ S_3 подается нулевой сигнал. Поскольку на этом этапе используется тот же интегратор и компаратор, то вычитание выходного значения ошибки при нуле из результата последующего измерения позволяет компенсировать ошибки, связанные с измерениями вблизи нуля.

Жесткие требования не предъявляются даже к частоте тактовых импульсов, поступающих на Сч, т.к. фиксированный интервал времени на первом этапе преобразования формируется из тех же самых импульсов. Жесткие требования предъявляются только к току разряда, т.е. к источнику $U_{\text{оп}}$.

Интегрирующие преобразователи - имеют высокую разрешающую способность (до 18 разрядов), но скорость преобразования от нескольких сотен Гц до нескольких кГц.

4.6. Сигма-дельта АЦП ($\Sigma\Delta$ -АЦП)

Этот тип АЦП особенно востребован, когда необходимо высокое разрешение (20 - 24 разряда). Его название связано с названием двух блоков: *сумматор* (Σ) и *интегратор* (Δ) – *далее $\Sigma\Delta$ -АЦП*.

Основная идея $\Sigma\Delta$ -АЦП состоит в том, чтобы во время очередной выборки сигнала определить, есть ли изменение (увеличение/уменьшение) сигнала за один шаг квантования по сравнению со значением предыдущей выборки. Однако, т.к. у АЦП высокого разрешения шаги квантования очень малы, то оказывается, что при выбранной традиционно частоте выборки, за время между выборками, сигнал может измениться на величину нескольких (10 и более) шагов квантования.

Поэтому предложено частоты выборок брать порядка 1 МГц и более, чтобы "успеть" за сигналом, а затем после обработки в цифровом виде, выборки прореживают (подвергают так называемой *децимации*).

Таким образом, $\Sigma\Delta$ -АЦП производят преобразование с частотой дискретизации, во много раз превышающей требуемую (*передискретизация*) и путём фильтрации оставляет в сигнале только нужную спектральную полосу. Они могут обеспечивать разрешающую способность до 24 разрядов, но при этом уступают в скорости. Так, при 16 разрядах можно получить частоту дискретизации до 100 тысяч отсчетов/сек, а при 24 разрядах эта частота падает до 1 тысячи и менее, в зависимости от устройства.

$\Sigma\Delta$ -АЦП относятся к классу *интегрирующих* АЦП. Основная особенность этих АЦП состоит в том, что частота следования выборок, при которых собственно и происходит анализ уровня напряжения измеряемого сигнала, существенно превышает частоту появления отсчетов на выходе АЦП (частоту дискретизации). Эта частота следования выборок называется частотой *передискретизации* (*избыточной дискретизации*). Так, $\Sigma\Delta$ -АЦП со скоростью преобразования 100 К отсчетов/сек, в котором используется частота передискретизации в 128 раз больше, будет производить выборку значений входного аналогового сигнала с частотой 12.8М отсчетов/сек.

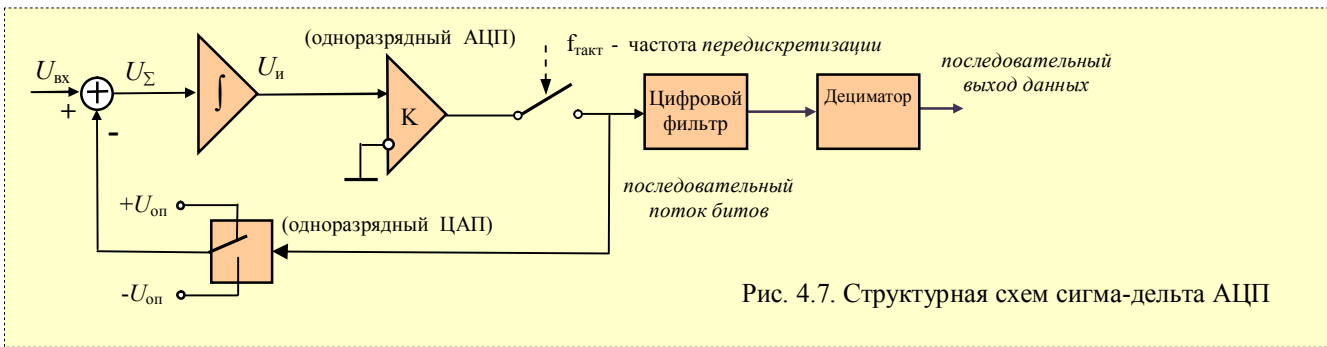


Рис. 4.7. Структурная схем сигма-дельта АЦП

В схеме $\Sigma\Delta$ -АЦП можно выделить две части (*рис. 4.7*): 1) аналоговый *сумматор*, аналоговый *интегратор*, *компаратор* К, триггер (ТТ) и *переключатель опорного напряжения* (по своей сути он является одноразрядным АЦП) – эти компоненты в совокупности представляют собой сигма-дельта модулятор первого порядка (широко используются однобитные $\Sigma\Delta$ -модуляторы, в которых в качестве АЦП используется компаратор, а в качестве ЦАП - аналоговый коммутатор); 2) чисто цифровая схема - цифровой фильтр ЦФ и дециматор.

Работа схемы основана на вычитании из входного сигнала $U_{вх}$ величины сигнала на выходе одноразрядного ЦАП, полученной на предыдущем такте работы схемы. Вычисленная разность интегрируется, а затем преобразуется в одноразрядный код одноразрядным АЦП, роль которого выполняет компаратор. В общем случае используется параллельный АЦП невысокой разрядности.

Далее последовательность одноразрядных кодов поступает на цифровой фильтр.

Таким образом, ЦФ получает данные для обработки от сигма-дельта модулятора, который при поступлении на вход сумматора $U_{вх}$ пытается сформировать на другом его входе такой же сигнал. Далее сигнал с выхода интегратора сначала преобразуется в цифровую форму (в примере это однобитовая/одноразрядная последовательность) с помощью компаратора (одноразрядного АЦП), которая поступает на ЦФ.

Путем серии последовательных итераций интегратор, компаратор, ЦАП и сумматор дают поток последовательных битов, **в котором содержится информация о величине входного напряжения.**

В общем случае порядок сигма-дельта модулятора определяется численностью интеграторов и сумматоров в его схеме. $\Sigma\Delta$ -модуляторы n -го порядка содержат n сумматоров и n интеграторов и обеспечивают большее соотношение сигнал/шум при той же частоте отсчетов, чем модуляторы первого порядка.

Блок-схема $\Sigma\Delta$ -АЦП первого порядка приведена на *рис. 4.7,б*. Аналоговый сигнал подается на интегратор, выход которого подсоединен к компаратору (К), который в свою очередь присоединен к одноразрядному ЦАП (переключатель $U_{оп}$) в петле обратной связи.

Например, 24-разрядный $\Sigma\Delta$ -АЦП AD7714 реализуется на кристалле в 24-выводном корпусе, потребляет 3 мВт мощности, а 18-разрядный АЦП 8-тактного интегрирования HI-7159 потребляет 75 мВт.

$\Sigma\Delta$ -АЦП высокого разрешения имеют развитую цифровую часть, включающую микроконтроллер (МК). Это позволяет реализовать режимы автоматической установки нуля и самокалибровки полной шкалы, хранить калибровочные коэффициенты и передавать их по запросу внешнего процессора. Результирующая цифровая последовательность затем подается на фильтр нижних частот для подавления компонентов с частотами выше частоты Котельникова (она составляет половину частоты дискретизации АЦП).

После удаления высокочастотных составляющих следующий узел - *дециматор* - прореживает данные.

Дополнительным и очень важным достоинством $\Sigma\Delta$ -АЦП является то, что все его внутренние узлы могут быть выполнены интегральным способом на площади одного кремниевого кристалла. Это заметно снижает стоимость конечных устройств и повышает стабильность характеристик АЦП.

Выход компаратора **К** поступает на триггер (а в общем случае на регистр в составе ЦФ). В этот триггер (регистр) в моменты времени, определяемые тактовой частотой, происходит запись бита данных с выхода компаратора **К**. Выход этого триггера/регистра подключен к управляющему входу переключателя $U_{оп}$. Перед началом работы ЦФ сбрасывает в нулевом такте в исходное нулевое состояние интегратор и регистр - в результате, на выходе интегратора перед первым тактом устанавливается нулевое напряжение, а на входе переключателя - бит, равный 0. На входе АЦП перед началом работы в нашем примере было установлено постоянное напряжение +0,6 В. Компаратор обнаруживает на своём входе напряжение, которое превышает его пороговое напряжение 0 В и выставляет на своём выходе "1", которая, однако, уже не может попасть в регистр, т. к. время записи в нулевом такте уже прошло.

Схема АЦП функционирует таким образом, что существует однозначная связь между величиной входного напряжения сигма-дельта АЦП и процентным содержанием нулей или единиц в потоке данных на выходе упомянутого ранее регистра. Поскольку на выходе АЦП желательно иметь данные в виде двоичных чисел, а не поток из единиц и нулей, то ЦФ формирует из этого потока двоичные числа, величина которых соответствует выборкам входного сигнала со стандартной частотой выборок (например, 48 или 96 кГц).

Вместо компаратора (одноразрядного ЦАП) и переключателя (одноразрядного АЦП) в сигма-дельта АЦП иногда применяют малоразрядные (порядка 4-х) ЦАП и АЦП.

4.7. Преобразователи напряжение-частота (ПНЧ)

Помимо АЦП последовательного и параллельного типов существуют еще и АЦП с промежуточным преобразованием: $U_{вх}$ с помощью аналогового интегратора преобразуется во временной интервал между цифровыми импульсами или в частоту следования импульсов. Выходной цифровой код, соответствующий $U_{вх}$, формируется в результате измерения длительности временного интервала или частоты следования импульсов. Если используется частота, то такой АЦП называется "*преобразователем напряжение-частота*" (ПНЧ). Их *положительные свойства*: для передачи информации требуется одноканальная линия связи. По существу ПНЧ преобразует $U_{вх}$ в унитарный код. Для его преобразования в двоичный позиционный можно использовать счетчик. Схема интегрирующего АЦП на базе ПНЧ приведена на **рис. 4.8**. Двоичный счетчик подсчитывает число импульсов, поступивших от ПНЧ за период $T_{отсч}=1/f_{отсч}$, задаваемый импульсами, которыми содержимое счетчика заносится в выходной регистр-защелку.

Иногда используются *преобразователи напряжение-период выходных импульсов*. Это позволяет более оперативно получать информацию об измеряемой величине.

Последовательно-параллельные АЦП - являются компромиссом между стремлением получить высокое быстродействие и желанием уменьшить цену. Они занимают промежуточное положение по разрешающей способности и быстродействию между параллельными АЦП и АЦП последовательного приближения. Подобные АЦП подразделяют на *многоступенчатые*, *многотактные* и *конвейерные*.

Идея **конвейерного АЦП** состоит в том, чтобы приняв на вход **СВХ** напряжение очередной выборки сигнала, поскорее грубо оценить величину сигнала и передать на более точную оценку в следующую ступень измерения и, не дожидаясь полного завершения измерения этой очередной выборки последней ступенью АЦП, сразу принять во входную ступень следующую выборку сигнала. Таким образом, как и обычно, на основании принципа "конвейера", внутри АЦП могут одновременно последовательно обрабатываться несколько выборок. Архитектура самих ступеней конвейерных АЦП может быть различной.

Конвейерные АЦП широко применяются, при этом они конкурируют с параллельными АЦП.

Иногда бывает необходимо уменьшить количество разрядов уже аппаратно реализованного АЦП. В этом случае нужное количество *младших* разрядов выходного кода микросхемы просто не используется. На **рис. 4.9** показано, как использовать 8-разрядный АЦП в качестве 6-разрядного.

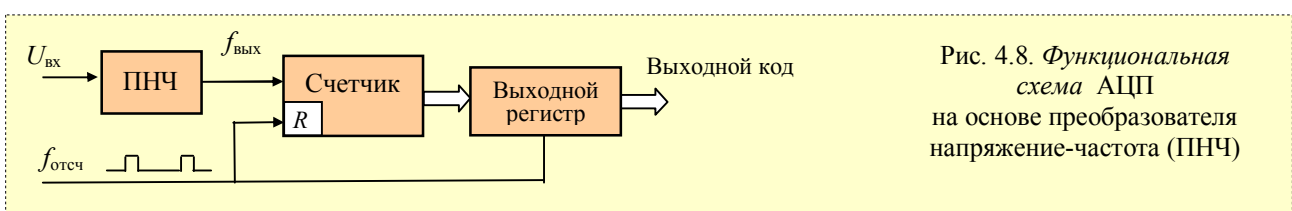


Рис. 4.8. Функциональная схема АЦП на основе преобразователя напряжение-частота (ПНЧ)

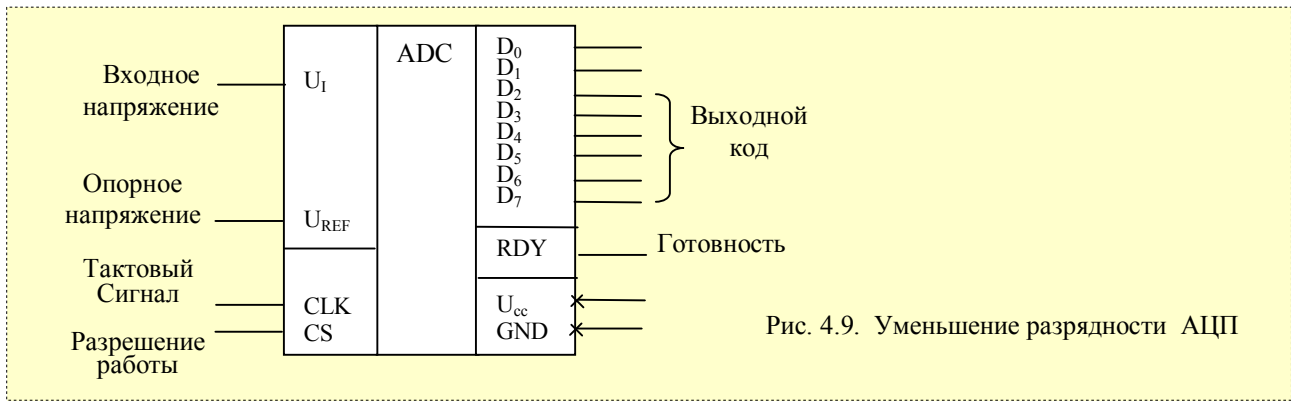


Рис. 4.9. Уменьшение разрядности АЦП

4.8. Параметры и характеристики АЦП

Статическая параметры и характеристика АЦП

Входные аналоговые сигналы $U_{вх}$ могут принимать любые значения в диапазоне от 0 до U_{max} (для униполярных АЦП) и от $-U_{max}$ до U_{max} (для биполярных АЦП). Будем считать, что U_{max} соответствует $U_{пш}$ (напряжению полной шкалы). Выходные сигналы D соответствуют 2^n дискретным уровням для n -разрядных АЦП, они образует ступенчатую функцию из 2^n ступеней (рис. 4.10, 4.11). Каждый горизонтальный отрезок этой функции соответствует одному из значений выходного кода. Такую зависимость называют *характеристикой преобразования* или *статической характеристикой* (СХ) АЦП. На рис. 4.11,а приведены идеальные СХ для 3-х разрядного беззнакового и биполярного АЦП. Прямая линия, проходящая из начала координат через середины этих горизонтальных отрезков, представляет собой *линеаризованную идеальную СХ*.

Значение $U_{пш}$ соответствует максимальному значению цифрового кода рассматриваемого АЦП. На рис. 4.11 оцифрованный сигнал D (3-разрядный код) принимает минимальное значение (000) при изменении $U_{вх}$ от 0 до $1/8 U_{пш}$, а максимальное (111) - при $7/8 U_{пш}$, а не при значении полной шкалы. СХ смещена влево на $1/2$ МЗР с целью уменьшения погрешности квантования – она смещается из диапазона $(-1 \dots 0)$ МЗР в диапазон $(-1/2 \dots +1/2)$ МЗР.

Разрядность (число разрядов) АЦП – одна из его *важнейших характеристик*. Она определяет максимальное число $N=2^n$ значений цифрового кода D , которое может формировать на своем выходе АЦП, т.е. различается 2^n уровней $U_{вх}$ (включая нулевой). У 8-разрядного АЦП на выходе $2^8 = 256$ дискретных значений $(0 \dots 255)$, т.е. различается 256 уровней аналогового сигнала. В общем случае $n = \log_2 N$.

Величина $U_{вх}$, при которой происходит переход от одного значения выходного кода к другому соседнему значению, называется *напряжением межкодового перехода*. Разность значений входных напряжений, соответствующих соседним межкодовым переходам, называется *шагом квантования* по уровню h . При идеальной СХ h соответствует *величине младшего значащего разряда (МЗР)*, т.е. $h = \text{МЗР}$.

Разрешающая способность - величина, обратная максимальному числу кодовых комбинаций на выходе АЦП. Она выражается *в процентах, единицах МЗР* или *децибелах* и характеризует потенциальные возможности АЦП с точки зрения достижимой точности.

Минимальное изменение величины $U_{вх}$, которое может быть преобразовано АЦП, связано с его *разрядностью*. Шаг квантования h определяет *разрешающую способность* АЦП (без учёта шумов):

$$h = \frac{U_{max} - U_{min}}{N} = \frac{U_{пш}}{2^n - 1}, \text{ где } U_{\text{до}} - \text{диапазон изменения } U_{вх}. \text{ Обычно } U_{min} = 0, \text{ или } U_{min} = -U_{max}.$$

Например: 1) для диапазона 0..10 В; $n=12$ разрядов, $N=2^{12}=4096$ уровней квантования, разрешающая способность в относительных единицах $1/2^{12}$ или $1/4096$, или 0,0245% от полной шкалы,

или -72,2 дБ, в абсолютных единицах $h = \frac{10 - 0}{4096} = 0,00244 \text{ В} = 2,44 \text{ мВ}$;

2) для диапазона -10...+10 В; $n=14$ бит, $N=2^{14} = 16384$ уровней квантования.
 $h = \frac{10 - (-10)}{16384} = \frac{20}{16384} = 0,00122 \text{ В} = 1,22 \text{ мВ}.$

Шумы в АЦП. По своей природе АЦП *вносит ошибки квантования*. Это потерянная информация, т.к. для непрерывного аналогового сигнала должна быть бесконечная разрешающая способность АЦП, а реально он имеет конечное число разрядов. Разность между квантованным $U_{\text{ВХ}}^*$ и неквантованным $U_{\text{ВХ}}$ напряжением (рис. 4.10) называется *шумом квантования* $\varepsilon = U_{\text{ВХ}}^* - U_{\text{ВХ}}$, если записать это в виде $U_{\text{ВХ}}^* = U_{\text{ВХ}} + \varepsilon$, то становится очевидным, что в цифровой системе обрабатывается не *чистый* дискретный сигнал, а его смесь с шумом квантования.

Как правило, амплитуда $U_{\text{ВХ}}$ много больше, чем величина МЗР. В этом случае *шум квантования* не коррелирован с сигналом и имеет равномерное распределение в интервале $[0, h]$. Его среднеквадратическое значение σ совпадает со среднеквадратичным отклонением распределения. Т.к. дисперсия $D = \frac{h^2}{12}$,

то $\sigma = \sqrt{D} = \sqrt{\frac{h^2}{12}} = \frac{h}{\sqrt{12}} = \frac{\text{МЗР}}{\sqrt{12}}$. Для 8-разрядного АЦП с диапазоном входного напряжения 0...10 В

$h = \frac{10 \text{ В}}{256} \approx 0,039 \text{ В}$, $\sigma = \frac{h}{\sqrt{12}} \approx 0,289 \cdot h = 0,289 \cdot 0,039 = 0,0113$. Это составляет 0,00113 от полного диапазона сигнала (10 В), т.е. $\approx 0,113\%$.

При большой интенсивности шумов на входе АЦП различие соседних уровней $U_{\text{ВХ}}$ становится невозможным, т.е. ухудшается *разрешение*. При преобразовании сильно зашумлённого сигнала младшие разряды выходного кода практически бесполезны, т.к. содержат шум. Для достижения заявленной разрядности отношение С/Ш входного сигнала должно быть примерно 6 дБ на каждый бит разрядности (*т.е. сигнал должен превышать шум примерно в два раза*).

Таким образом, ошибки, возникающие при *оцифровке* аналогового сигнала, в зависимости от типа АЦП могут быть двух типов: - из-за округления (до определённого разряда) сигнала;
- из-за усечения (отбрасывания младших разрядов) сигнала.

Статические погрешности

Из-за технологического разброса параметров при изготовлении реальные АЦП не имеют идеальной СХ, что естественно, влияет на статическую погрешность АЦП. Рассмотрим некоторые из причин возникновения *погрешностей* (рис. 4.12):

- от *смещения или установки нуля* - параллельный сдвиг относительно идеальной СХ;
 - от *коэффициента преобразования/усиления* (далее – *погрешность усиления*) - наклон СХ;
 - от *интегральной нелинейности* - отклонения СХ во всем диапазоне преобразования;
 - от *дифференциальной нелинейности* - отклонения СХ в части диапазона.
- д) от *немонотонности* СХ и некоторых других.

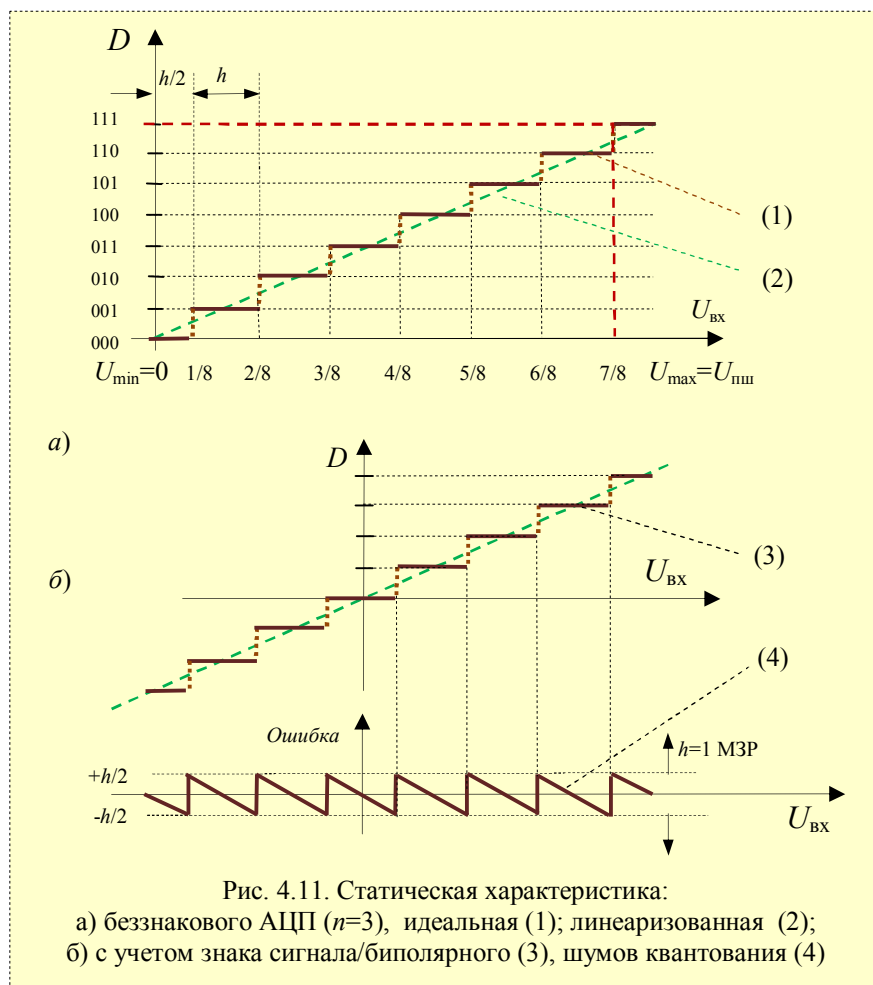
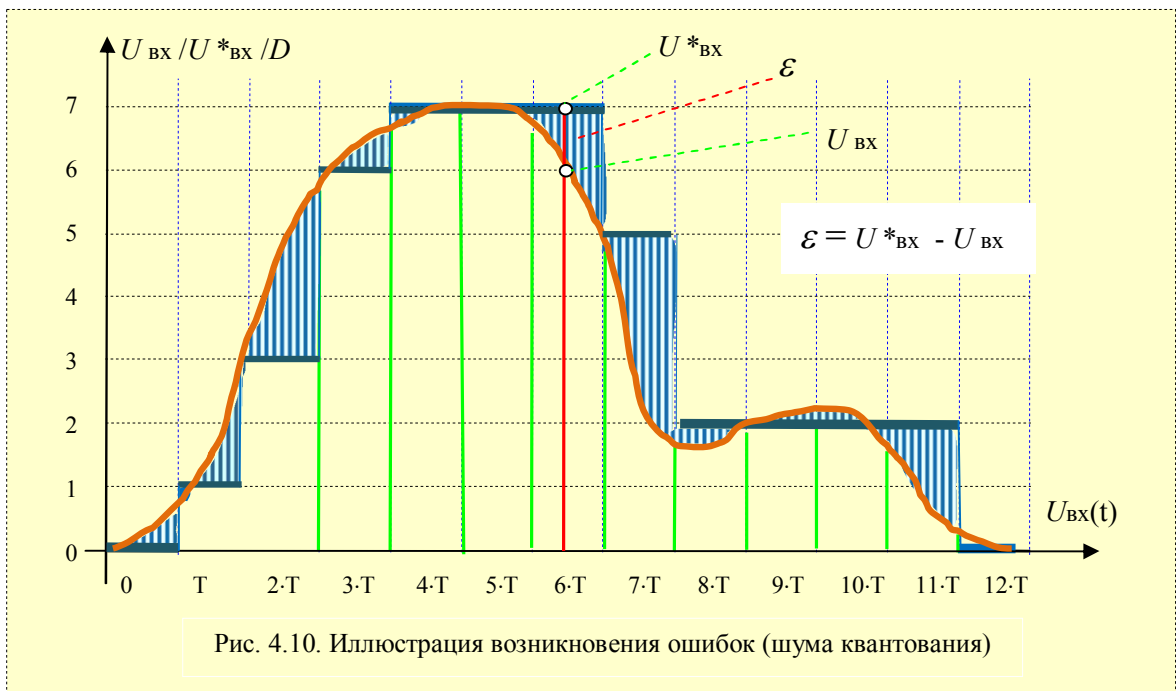
Погрешность смещения $\varepsilon_{\text{см}}$ - характеризует отклонение начала СХ от заданного значения - это значение $U_{\text{ВХ}}$, при котором выходной код D_j равен нулю. *Точка нуля* – это середина ступеньки, соответствующей нулевой выходной комбинации D_0 . $\varepsilon_{\text{см}}$ вносит постоянную погрешность в результаты преобразования. Часто $\varepsilon_{\text{см}}$ указывается в милливольтгах или в процентах от полной шкалы $\delta_{\text{см}} = \frac{\varepsilon_{\text{см}}}{U_{\text{пш}}} \cdot 100\%$.

Погрешность усиления – обусловлена разностью между действительным и идеальным значением коэффициента усиления. Она определяется отклонением $U_{\text{ВХ}}$, соответствующего конечной точке СХ, от идеального значения. Измеряется в единицах МЗР или в %. Как от ошибки *смещения*, так и от ошибки *усиления* *теряется динамический диапазон* АЦП. Например (для 12-разрядного АЦП), если $U_{\text{ВХ}}$ составляет 4050 шагов квантования h (уровней) вместо идеальных 4096, это определяется как отрицательная ошибка усиления. В этом случае 46 уровней не будут использованы. Точно также, если 4096 уровней появляются при $U_{\text{ВХ}}$, меньшем, чем полная шкала, динамический диапазон АЦП снова уменьшается.

Ошибка усиления может включать в себя и ошибку от источника $U_{\text{оп}}$.

В общем случае, погрешности *смещения* или *усиления* могут быть скомпенсированы (либо подстройкой аналоговой части схемы, либо коррекцией вычислительного алгоритма цифровой части).

Дифференциальная нелинейность (ДН/DNL). У идеальной СХ ширина каждой ступеньки одинакова. *Разница* в длине горизонтальных отрезков этой кусочно-постоянной функции из 2^n ступеней представляет собой *дифференциальную нелинейность* - это максимальное отклонение действительных шагов квантования от их среднего значения. Измеряется в % или единицах МЗР. Она показывает, на какую величину изменится аналоговый сигнал при очередном изменении выходного кода на один МЗР.



ДН определяет 2 важных свойства АЦП: *непропадание* кодов и *монотонность* характеристики преобразования. *Непропадание* кодов - свойство АЦП выдавать все возможные выходные коды при изменении входного напряжения от начальной до конечной точки диапазона преобразования.

Если ДН больше или равна $U_{\text{МЗР}}$, то у АЦП могут появиться так называемые “пропущенные коды”. Это влечет локальное резкое изменение коэффициента передачи АЦП, что *в замкнутых системах управления может привести к потере устойчивости*.

Монотонность СХ - это неизменность знака приращения выходного кода D при монотонном изменении $U_{\text{вх}}$. Она не гарантирует малых значений дифференциальной нелинейности и непропадания кодов.

Интегральная нелинейность (ИН/INL) - это погрешность, которая отражает отклонение СХ от прямой линии. Ее определяют путем сравнения значений $U_{\text{вх}}$, при которых происходят кодовые переходы. Для идеального АЦП эти переходы будут происходить при значениях $U_{\text{вх}}$, точно кратных МЗР. А для реального АЦП такое условие может выполняться с погрешностью. Разность между “идеальными” уровнями $U_{\text{вх}}$, при которых происходит кодовый переход, и их реальными значениями выражается в единицах МЗР.

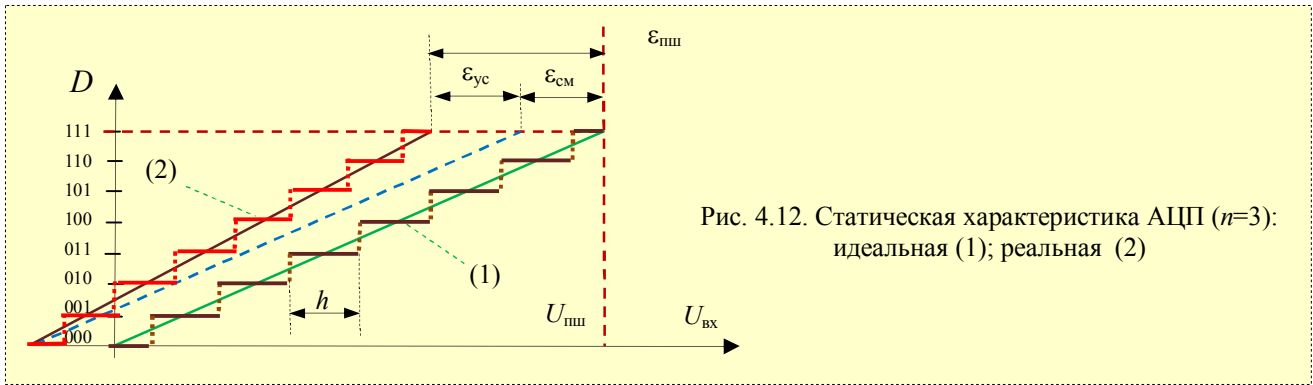


Рис. 4.12. Статическая характеристика АЦП ($n=3$): идеальная (1); реальная (2)

Так, ошибка, составляющая $\pm 2\text{МЗР}$ для 12-разрядного АЦП означает, что значение максимальной ошибки от нелинейности равно $2:4096$ или $0,05\%$, при $\pm 0,5\text{МЗР}$ - точность составляет $0,012\%$.

Спецификация АЦП, приводимая в технической документации на микросхемы, помогает обоснованно выбрать преобразователь для конкретного применения.

Ошибки дифференциальной и интегральной нелинейности скомпенсировать простыми средствами практически невозможно.

Динамические характеристики АЦП – обусловлены дискретизацией сигналов, изменяющихся во времени. Можно выделить следующие параметры АЦП, определяющие его динамическую точность.

Динамический диапазон АЦП (DD) - отношение максимального воспринимаемого уровня $U_{\text{вх}}$ к минимальному, выраженное в дБ: $DD = 20 \cdot \lg(2^n)$, при $n=12$ $DD = 20 \cdot \lg(2^{12}) = 20 \cdot \lg 4096 = 72 \text{ дБ}$.

Максимальная частота дискретизации - наибольшая частота, с которой происходит корректное образование выборочных значений сигнала, измеряется числом выборок в секунду.

Максимальная частота преобразования АЦП – это наибольшая частота дискретизации, при которой выбранные параметры АЦП соответствуют нормам.

Время преобразования - интервал времени от момента поступления выборки аналогового сигнала на вход АЦП до момента появления устойчивого выходного кода/цифрового эквивалента.

Апертурное время t_a - в течение которого сохраняется неопределенность между значением выборки и временем, к которому она относится. Это приводит к появлению так называемой *апертурной погрешности*, которая определяется приращением входного сигнала АЦП за время преобразования. *Апертурная неопределенность* приводит к ухудшению отношения сигнал/шум (С/Ш). Обычно для ее оценки используют синусоидальный сигнал (рис. 4.13). Для достаточно широкого класса быстро изменяющихся сигналов эту проблему решают с помощью СВХ, имеющих малое *апертурное* время. При работе АЦП без СВХ время преобразования является *апертурным* временем.

Сигнал начала преобразования поступает в момент t_0 , а выходной код появляется в момент t_1 . За это время входной сигнал успел измениться на величину ΔU . Возникает *неопределенность*: какому уровню значения входного сигнала в диапазоне $U_0 - (U_0 + \Delta U)$ соответствует данный выходной код.

Точность преобразования будет *на уровне единицы МЗР*, если за *время преобразования $T_{\text{пр}}$* изменение зна-

чения сигнала (ΔU) на входе АЦП будет не более величины единицы МЗР $\Delta U_{\text{max}} = U_{\text{МЗР}} = \frac{U_{\text{пш}}}{2^n - 1}$ (4.2).

Определим изменение уровня сигнала за $T_{\text{пр}}$: $\Delta U = \left. \frac{dU_{\text{вх}}}{dt} \right|_{t=t_0} \cdot T_{\text{пр}}$, (4.3).

Подставляя (4.3) в (4.2) получим $\frac{dU_{\text{вх}}}{dt} \leq \frac{U_{\text{пш}}}{T_{\text{пр}} \cdot (2^n - 1)}$ (4.4). Если $U_{\text{вх}}$ - синусоида с частотой f ,

т.е. $U_{\text{вх}} = \frac{U_{\text{пш}}}{2} \cdot \sin(2 \cdot \pi \cdot f \cdot t)$, (4.5) а $\frac{dU_{\text{вх}}}{dt} = \frac{U_{\text{пш}}}{2} \cdot 2 \cdot \pi \cdot f \cdot \cos(2 \cdot \pi \cdot f \cdot t)$ будет максимальна при

$\cos(2 \cdot \pi \cdot f \cdot t) = 1$. С учетом этого получим: $\frac{dU_{\text{вх}}}{dt} = U_{\text{пш}} \pi f$, а отсюда (подставив $\frac{dU_{\text{вх}}}{dt} \leq \frac{U_{\text{пш}}}{T_{\text{пр}} \cdot (2^n - 1)}$)

получим $U_{\text{пш}} \pi f \leq \frac{U_{\text{пш}}}{T_{\text{пр}} \cdot (2^n - 1)}$. Откуда $f \leq \frac{1}{\pi T_{\text{пр}} \cdot (2^n - 1)} \approx \frac{2^{-n}}{\pi T_{\text{пр}}}$, а $T_{\text{пр}} \approx \frac{2^{-n}}{\pi f}$.

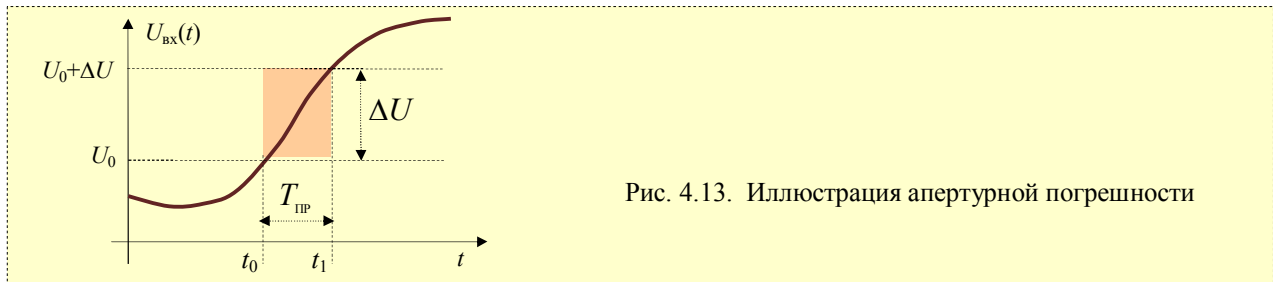


Рис. 4.13. Иллюстрация апертурной погрешности

Видно, что *апертурная* погрешность относительно невелика на низких частотах, однако на больших частотах она может существенно возрасти. Эффектом *апертурной* погрешности можно пренебречь, если её величина невелика по сравнению с ошибкой квантования. Т.е, можно установить $T_{\text{пр}} < \frac{1}{2^n \pi f}$.

Выводы. Микросхемы АЦП (рис. 4.14) различаются: *скоростью работы* (частота преобразования от сотен кГц до сотен МГц), *разрядностью* (от 6 до 24), *допустимыми диапазонами входного сигнала*, *величинами погрешностей*, *уровнями напряжений*, *методами выдачи выходного кода* (параллельный или последовательный), другими параметрами. Обычно микросхемы с большим количеством разрядов имеют невысокое быстродействие, а наиболее быстродействующие микросхемы имеют небольшое число разрядов.

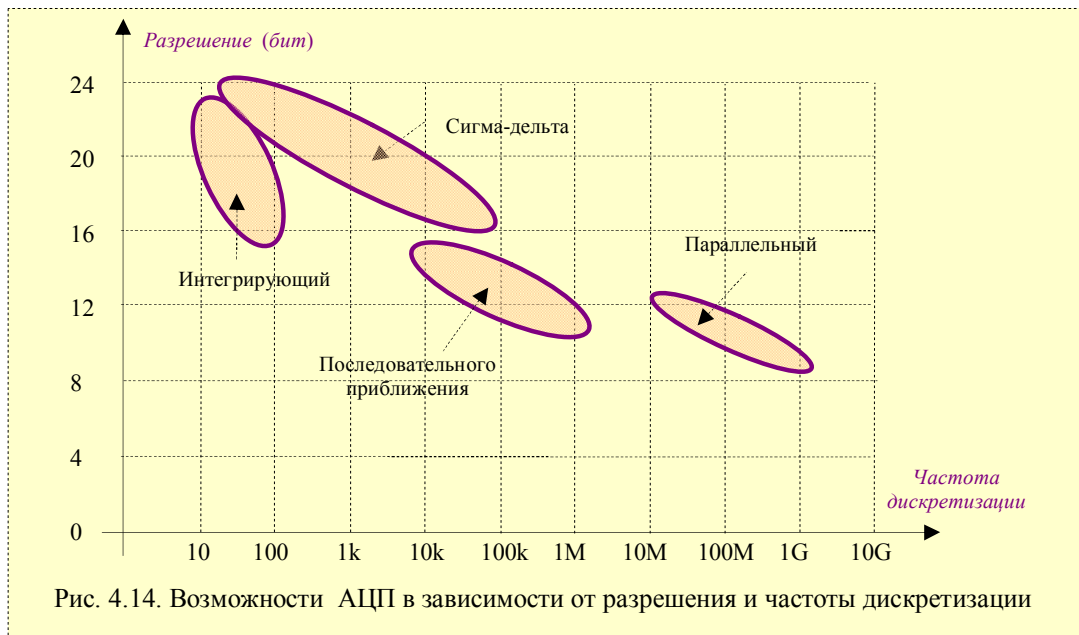


Рис. 4.14. Возможности АЦП в зависимости от разрешения и частоты дискретизации